|  |
| --- |
|  |
| **석사학위논문** |
|  |
| **미정(국문)** |
|  |
| **미정(영어)** |
|  |
| **김진민** |
|  |
| **한양대학교 대학원** |
|  |
| **2024년 8월** |
|  |

|  |
| --- |
|  |
| **석사학위논문** |
|  |
| **미정(국문)** |
|  |
| **미정(영어)** |
|  |
| **지도교수 조한신** |
|  |
| **이 논문을 공학 석사학위논문으로 제출합니다.** |
|  |
| **2024년 8월** |
|  |
| **한양대학교 대학원** |
|  |
| **미래자동차공학과 (미래자동차-SW 융합전공)** |
|  |
| **김진민** |
|  |

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | | | | |
| **이 논문을 김진민의 석사학위 논문으로 인준함** | | | | |
|  | | | | |
| **2024년 8월** | | | | |
|  | | | | |
|  | **심사위원장:**  **심사위원:**  **심사위원:** | **유 지 형**  **윤 상 원**  **윤 영 두** |  |  |
|  | | | | |
| **한양대학교 대학원** | | | | |
|  | | | | |

차 례

[차 례 i](#_Toc153286699)

[List of Tables iii](#_Toc153286700)

[List of Figures iv](#_Toc153286701)

[국문 요지 vi](#_Toc153286702)

[제1장 서 론 1](#_Toc153286703)

[1.1 연구 배경 및 필요성 1](#_Toc153286704)

[1.2 연구 목표 3](#_Toc153286705)

[제2장 이론적 배경 6](#_Toc153286706)

[2.1 Wide Band Gap (WBG) 반도체 6](#_Toc153286707)

[2.2 파워모듈 8](#_Toc153286708)

[2.3 파워모듈 Qualification 11](#_Toc153286709)

[제3장 시뮬레이션 14](#_Toc153286710)

[3.1 3D 모델링 14](#_Toc153286711)

[3.2 Mesh 및 Boundary Condition 16](#_Toc153286712)

[3.3 Steady-State Thermal Analysis 19](#_Toc153286713)

[3.3.1 Si 19](#_Toc153286714)

[3.3.2 Si vs SiC 23](#_Toc153286715)

[3.3.3 분석 26](#_Toc153286716)

[3.4 Steady-State Structure Analysis 27](#_Toc153286717)

[3.4.1 Si 27](#_Toc153286718)

[3.4.2 Si vs SiC 31](#_Toc153286719)

[3.4.3 분석 33](#_Toc153286720)

[3.5 Parasitic Inductance Extraction 33](#_Toc153286721)

[제4장 실험 방법 및 결과 35](#_Toc153286722)

[4.1 샘플 제작 36](#_Toc153286723)

[4.2 모듈 검증(QM) 38](#_Toc153286724)

[4.2.1 Testing Interconnection Layers 38](#_Toc153286725)

[4.2.2 VF 40](#_Toc153286726)

[4.3 열 저항 측정(QC) 41](#_Toc153286727)

[4.3.1 실험 환경 41](#_Toc153286728)

[4.3.2 실험 결과 및 분석 43](#_Toc153286729)

[제5장 결론 45](#_Toc153286730)

[Reference 46](#_Toc153286731)

[ABSTRACT 49](#_Toc153286732)

List of Tables

List of Figures

국문 요지

제1장 서 론

## 1.1 연구 배경 및 필요성

## 1.2 연구 목표

## 1.3 논문 구성

제2장 이론적 배경

2장에서는 본 연구 논문을 이해하기 위해 필요한 기본적인 내용을 기술한다. 본 연구 주제인 Four Wheel Drive Vehicles 횡방향 제어 향상을 위한 Vehicle Dynamics, Robust Control 중의 하나인 Sliding Mode Control(SMC), 마지막으로 SMC에서 성능 향상을 위한 시스템 모델의 불확실성 예측 기법에 대해 설명한다.

## 2.1 Vehlcie Dynamices

### 2.1.1 Vehicle Model

Four Wheel Drive Vehicles의 횡방향 제어를 위해서는 차량의 횡방향 운동 방정식은 식1과 같다.

여기서 차량의 z축 관성 모멘트, 차량의 Yaw 각가속도, 4 바퀴와 지면에서 발생하는 x축 마찰력, 4 바퀴와 지면에서 발생하는 y축 마찰력, a 무게 중심과 바퀴 앞의 축 간의 거리, b 무게 중심과 바퀴 뒤의 축 간의 거리, M은 바퀴에서 발생하는 Torque Alignment, 은 각각 전륜과 후륜 바퀴 축 사이 간격을 뜻한다.

식 1에서 우변의 경우 두개로 나눌 수 있다. 식 2의 값은 모터에 출력을 조절해서 조절이 가능하고 또한 측정이 가능한 변수들로 이루어져 있다. 하지만 식 3의 경우 바퀴의 횡방향 마찰력을 포함하기 때문에 측정에 한계가 있다.

[Fig. 2.1 Top View of Vehicle]



### 2.1.2 Steering Model

차량의 조향에 따른 차량의 횡방향 운동 방정식을 계산하기 앞서, 4 바퀴를 전부 고려하는 것이 정확도가 높다. 하지만, 이 방법은 계산에 복잡성을 증가시키고, 일반적인 주행조건에서는 조향각 의 값이 상대적으로 작기 때문에 Bicycle Model로 고려하여 계산하여도 큰 차이가 없다. 따라서 본 논문에서 제어기의 간소화를 위하여 Bicycle Model로 고려하여 진행하였다. [2]

식 2.3은 차량 속도에 따른 추가적인 힘을 고려하지 않고 전륜 조향에 따른 차량의 회전 반경을 구한 것으로 Ackerman Angle로 정의된다. 여기서 는 차량의 조향각, R 차량의 회전 반경, a는 차량의 중심과 전방 바퀴 축 간의 거리, b는 차량의 중심과 후방 바퀴 축 간의 거리를 뜻한다. [Bosh]

하지만 차량 운행 중 조향이 발생하면 차량 속도에 의해 횡방향과 종방향 힘이 동시에 발생하게 된다. 이로 인해 Figure 2.3와 같이 차량이 바퀴의 방향과 일치하지 않는 방향으로 이동하는 현상을 발생시킨다. 여기서 차량과 타이어의 진행 방향 사이의 각도 를 슬립 각(Slip Angle)으로 정의한다. [Bosh]

슬립 각을 고려한 차량 조향각에 따른 차량의 회전반경은 식 2.4과 같다. 여기서 L은 차량의 길이, R은 차량의 회전 반경, K는 Understeer gradient이다. 여기서 Understeer gradient K의 값에 따라 차량의 조향이 Ackerman Angle와 같은 중립 조향(Neutral Steer, K=0), 보다 작은 부족 조향(Under Steer, K > 0), 보다 과해지는 과대 조향(Over Steer, K< 0)이 발생한다.

일반적인 차량들은 안정성을 위해 고속 주행 시 부족 조향(Under Steer) 현상이 일어나도록 설계된다. 하지만 본 논문에서는 Torque Vectoring을 활용하여, 레이싱 차량이 고속에서도 더 높은 조향성을 목표로 하기에 차량을 중립 조향(Neutral Steer) 상태로 제어하는 것을 목표로 한다. 이를 위해, 차량 조향각에 따른 차량의 Yaw 속도는 식 2.5와 같다. 여기서 는 차량의 속도를 뜻한다. 본 논문의 목표는 중립 조향이므로 식 2.6에 K=0을 대입하면 목표 Yaw 속도가 나온다. [Bosh]

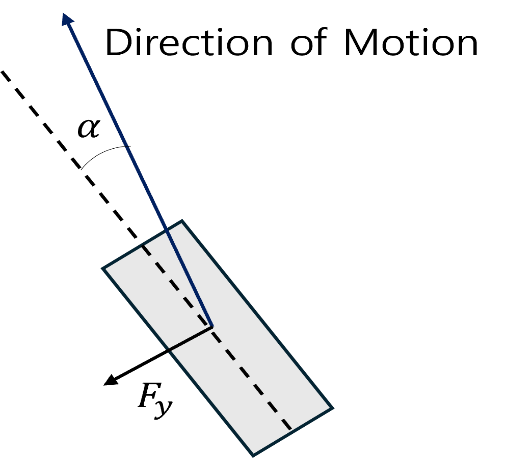
[Fig. 2.2 Ackerman Angle]



[Fig. 2.4 Bicycle Model]



[Fig. 2.3 Slip Angle of Tire]



[Fig. 2.5 Under Steer, Neutral Steer, Over Steer]



## 2.2 Sliding Model Control

Sliding Mode Control(SMC)은 비선형 제어 기술 중 하나로, 외란에 강한 저항성(Robust)을 보여주는 제어 방법이다.[추가필요] SMC의 주요 특징으로는 시스템이 원하는 성능 기준을 만족할 수 있는 Sliding Surface라는 또 하나의 state space를 정의하는 것이다. 시스템이 설정한 Sliding Surface위에 도달하면 Sliding Surface의 Boundary를 따라 미끄러지면서(Slide) 수렴하게 되는데, 이러한 과정 때문에 Sliding Surface Control라고 불러진다. SMC를 적용하기 위해서는 우선 System Modeling을 구한 후, 원하는 목적을 달성하기 위한 Sliding Surface를 정의하고 System의 안정성을 보장하기 위해 제어 값들을 설정하는 과정이 필요하다.

본 논문에서 사용하는 차량의 운동 방정식은 식 2.1과 같다. 이를 이용하여 Sliding Surface를 설정하면 식 2.7와 같다. 식 2.7에서 는 Sliding Surface를 목표로 하는 각속도를 뜻한다. SMC에서 제어 값은 을 만족해야 한다. 식 2.9은 식2.8에서 에 식 2.1의 값을 대입하여 정리한 식이다. 여기서 는 외란을 위해 추가한 변수이다. 식 2.10은 제어 입력 값 의 식으로 식 2.9에서 외란 를 제외한 후 나머지 변수들을 우변에 정리하 후 외란을 잡아줄 Switching Term 을 우변에 추가한 것이다.

[식 2.7]

[식 2.8]

[식 2.9]

[식 2.10]

설정한 제어 입력 값이 시간에 따라 수렴을 하는지 확인하기 위하여 Lyapunov stability를 실시한다. Lyapunov stability에서 locally positive definite function 는 을 만족하고, 을 만족할 때 안정성을 보장한다. [추가 필요] 으로 정의한 후, 을 만족하는 식을 찾으면 식 8과 같다. 을 만족시키기 위하여 이를 만족시키는 을 설정한다면 위의 모델은 항상 수렴할 수 있다.

## 2.3 Long Short-Term Memory(LSTM)

## 2.4 Boruta Algorithm

제 3장 데이터 수집

Reference

[1] Popp, D. (Ed.). (2023). *Fit for 55: Zero CO2 Emissions for New Cars and Vans in 2035.* European Parliament. https://www.europarl.europa.eu/news/en/press-room/20230210IPR74715/fit-for-55-zero-co2-emissions-for-new-cars-and-vans-in-2035

[2] 윤정원, 방정환, 고용호, 유세훈, 김준기, & 이창우. (2014). 전기자동차용 고신뢰성 파워모듈 패키징 기술. *마이크로전자 및 패키징학회지*, 21(4), 1-13.

[3] 고상춘, 장우진, 정동윤, 박영락, 전치훈, & 남은수. (2014). 자동차용 WBG 전력반도체 및 전력변환 모듈과 ETRI GaN 소자 기술. *전자통신동향분석*, 2014(12), 53-62.

[4] Jeon, J., Seong, J., Lim, J., Kim, M. K., Kim, T., & Yoon, S. W. (2020). Finite element and experimental analysis of spacer designs for reducing the thermomechanical stress in double-sided cooling power modules. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 9(4), 3883-3891.

[5] Millan, J., Godignon, P., Perpiñà, X., Pérez-Tomás, A., & Rebollo, J. (2013). A survey of wide bandgap power semiconductor devices. *IEEE transactions on Power Electronics*, 29(5), 2155-2163.

[6] Sheng, W. W., & Colino, R. P. (2004). *Power electronic modules: design and manufacture.* CRC press.

[7] Cao, X., Wang, T., Ngo, K. D., & Lu, G. Q. (2010). Parametric study of joint height for a medium-voltage planar package. *IEEE Transactions on Components and Packaging Technologies*, 33(3), 553-562.

[8] Haque, S., Xing, K., Lin, R. L., Suchicital, C. T., Lu, G. Q., Nelson, D. J., ... & Lee, F. C. (1999). An innovative technique for packaging power electronic building blocks using metal posts interconnected parallel plate structures. *IEEE Transactions on Advanced Packaging*, 22(2), 136-144.

[9] Sun, P., Niu, F., Zeng, Z., Li, K., & Ou, K. (2023). FEA-Dominant Reliability and Lifetime Model of Double-Sided Cooling SiC Power Module. *IEEE Transactions on Device and Materials Reliability.*

[10] *Products*. (n.d.). Infineon Technologies AG. https://www.infineon.com/

[11] ECPE (European Center for Power Electronics e.V.). (2021). *Aqg 324: Qualification of Power Modules for Use in Power Electronics Converter Units in Motor Vehicles* (Tech. Rep., Ed. 03.1). ECPE Guideline.

[12] Zhang, Z., Zhang, J., Xu, J., Ngo, K. D., Lu, G. Q., Cousineau, E., ... & Narumanchi, S. (2021, August). Packaging of an 8-kV silicon carbide diode module with double-side cooling and sintered-silver joints. In 2021 *IEEE Electric Ship Technologies Symposium (ESTS)* (pp. 1-7). IEEE.

[13] Cao, X., Lu, G. Q., & Ngo, K. D. (2012). Planar power module with low thermal impedance and low thermomechanical stress. *IEEE Transactions on Components, Packaging and Manufacturing Technology*, 2(8), 1247-1259.

[14] Poller, T., & Lutz, J. (2010, September). Comparison of the mechanical load in solder joints using SiC and Si chips. In *10th International Seminar on Power Semiconductors ISPS.*

[15] Li, H., Munk-Nielsen, S., Wang, X., Maheshwari, R., Bęczkowski, S., Uhrenfeldt, C., & Franke, W. T. (2015). Influences of device and circuit mismatches on paralleling silicon carbide MOSFETs. *IEEE Transactions on Power Electronics*, 31(1), 621-634.

[16] Langpoklakpam, C., Liu, A. C., Chu, K. H., Hsu, L. H., Lee, W. C., Chen, S. C., ... & Kuo, H. C. (2022). Review of silicon carbide processing for power MOSFET. *Crystals*, 12(2), 245.

ABSTRACT

**Comparative Study on Vertical-Stacking Structure of Double-Sided Cooling Power Module for Thermal Stress Reduction**

**considering Unbalanced Heat Spreading Ratio**

Seunghyun Won

Dept. of Automotive Engineering

(Automotive-Computer Convergence)

Graduate School of Hanyang University

Under various environmental policies and regulations, automakers are rushing to preempt the development and supply market of eco-friendly cars. For the development of EV, many studies are underway to increase the power density of the power conversion system.

Wide Bandgap (WBG) semiconductor devices contribute greatly to achieving this goal, and features such as high voltage and miniaturization compared to conventional Si semiconductor devices enable high power density by parallelizing many semiconductor devices within a limited power module size. In addition, Double-Sided Cooling (DSC) power modules show low thermal resistance, enabling high output, thereby achieving higher power density.

However, increasing the power density within a limited power module size can cause thermal problems. This thermal problem adversely affects the reliability of power modules made by stacking heterogeneous materials with different coefficient of thermal expansion (CTE).

Therefore, this paper studied thermal stress reduction method of a vertical stacked structure in DSC. Three models of SC, SCS, and CS were proposed by changing the stack order of chip, bonding layers, and spacers within the constraints of using only the conventional structure and materials and then were compared and analyzed through finite element analysis (FEM)simulation and experiments.

As a result of thermal analysis, as the spacer contact area increased, the lower Tj.max values were shown in the order of SC, SCS, and CS models, in particular, the SCS model with the semiconductor chip in the middle showed excellent results in terms of balance between Rth, j-c.btm and Rth, j-c.top.

In addition, in consideration of the possibility of fabrication, analysis was conducted on SC and SCS models. As a result of thermal stress analysis, the SCS model effectively improved the thermal stress of the most vulnerable solder layer in the DSC structure. The cause was analyzed to be in thermal dissipation ratio balance.

Samples of the SC and SCS models were produced, and thermal resistance of the upper and lower surfaces was measured under the same conditions as the simulation. The validity of the simulation was verified by showing similar results and trends.

It was confirmed that the SCS model considering the imbalance of the heat dissipation ratio proposed in this study are effective in improving the thermal stress. These results were confirmed to be effective in solving the decrease in reliability due to the thermal problem.